

UNIVERSITI SAINS MALAYSIA

Peperiksaan KSCP
Sidang Akademik 1997/98

April 1998

ZCT 106/4 - Elektronik I
(ZCT 216/4 - Ilmu Elektronik I)

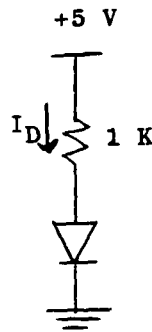
Masa: [3 jam]

Sila pastikan bahawa kertas peperiksaan ini mengandungi DUABELAS muka surat yang bercetak sebelum anda memulakan peperiksaan ini.

Jawab kesemua EMPAT soalan. Sekurangnya satu soalan daripada Bahagian A wajib dijawab dalam Bahasa Malaysia. Kedua-dua soalan daripada Bahagian B wajib dijawab dalam Bahasa Malaysia.

Bahagian A: Jawab kedua-dua soalan.

1. (a)



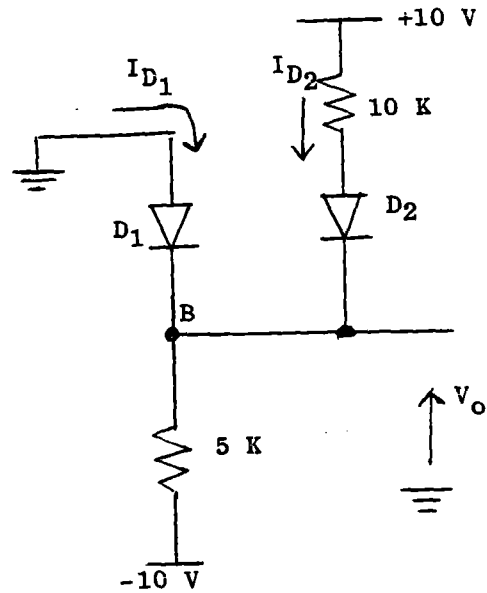
Rajah 1

- (i) Berdasarkan litar di rajah 1, tentukan arus melalui diod I_D , jika $V_D = 0.7 \text{ V}$.
- (ii) Berdasarkan formula diod, terbitkan persamaan rintangan dinamik r_d .
- (iii) Kirakan r_d bagi diod di rajah 1.

(30/100)

...2/-

(b)



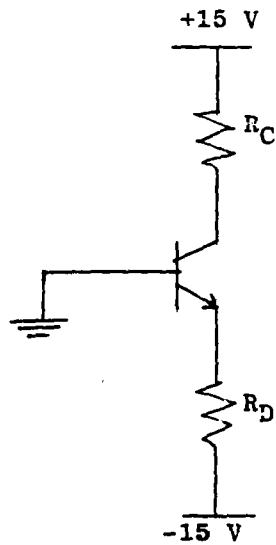
Rajah 2

Andaikan voltan merentasi diod ialah 0.7 V apabila ia mengalirkan arus. Tentukan nilai I dan V bagi litar di rajah 2.

(20/100)

...3/-

(c)

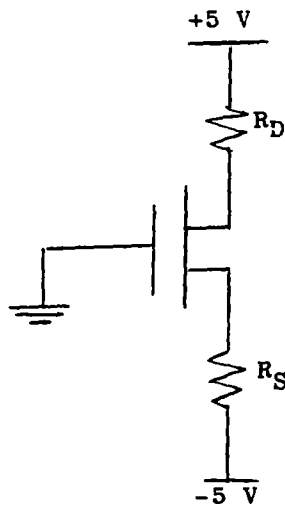


Rajah 3

Transistor dalam litar di rajah 3 mempunyai $\beta = 100$ dan $V_B = 0.7$. Rekabentuk litar tersebut supaya arus 2 mA melalui pengumpul dan voltan +5 V pada pengumpul.

(50/100)

2. (a)



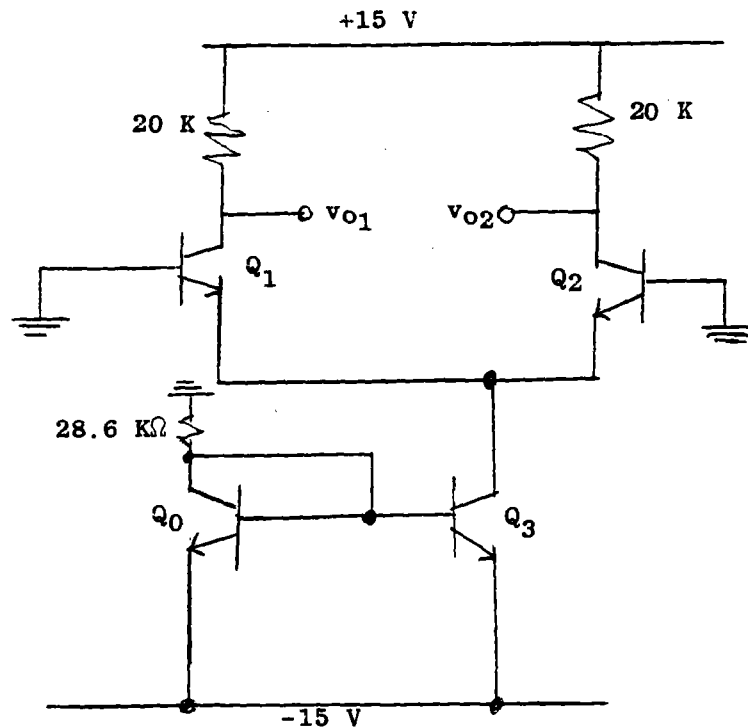
Rajah 4

...4/-

Rekabentuk litar yang diberikan di rajah 4, supaya transistor beroperasi pada $I_D = 0.4 \text{ mA}$ dan $V_D = +1 \text{ V}$. Transistor NMOS mempunyai $V_{TH} = 2 \text{ V}$, $K = 0.4 \text{ mA/V}^2$.

(40/100)

(b)



Rajah 5

Dengan menggunakan analisis penghampiran DC (andaikan $\beta = 100$, $V_{BE} = 0.7 \text{ V}$).

- (i) Kirakan arus dan voltan DC di setiap tempat dalam litar di rajah 5.
- (ii) Kedua-dua input Q_1 dan Q_2 diputuskan daripada bumi dan disambungkan kepada isyarat V_d . Dapatkan $\frac{V_{01}}{V_d}$ dan $\frac{V_{01} - V_{02}}{V_d}$.

(60/100)

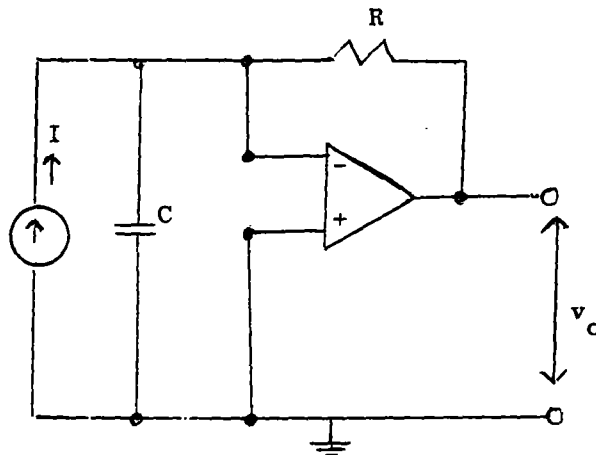
...5/-

Bahagian B. Jawab kedua-dua soalan.

3. (a) (i) Rekabentuk suatu osilator anjakan-fasa asas yang berangkaian suapbalik amplifier beroperasi sekitar spesifikasi yang dinyatakan di bawah:

- frekuensi ayunan 50 Hz
- rintangan input 5 k Ω
- kapasitor rangkaian anjakan fasa 0.1 nF.

- (ii) Di dalam litar rajah 6 , suatu penjana mengalirkan arus I kepada litar. Jika arus I adalah sinusoidal dan G adalah gandaan gelung terbuka untuk amplifier beroperasi, hasilkan suatu persamaan yang memperihalkan litar ini. Untuk nilai G besar ($> 10,000$) bincangkan secara kuantitatif prestasi sambutan frekuensi litar ini.



Rajah 6

(40/100)

- (b) (i) Lakarkan suatu litar penjana denyut asas yang bersimetri. Terangkan secara kuantitatif operasi dan pembentukan gelombang litar ini.

...6/-

- (ii) Untuk litar penjana denyut yang dilakar dalam soalan (i) di atas, di beri bahawa unsur unsur penting adalah:

$$R_c = 5 \text{ k}\Omega$$

$$R_1 = 2 R_2$$

$$R = 100 \text{ k}\Omega$$

$$R_r = 50 \text{ k}\Omega \quad (\text{rintangan suapbalik})$$

$$C = C_3 = 0.02 \text{ }\mu\text{F}$$

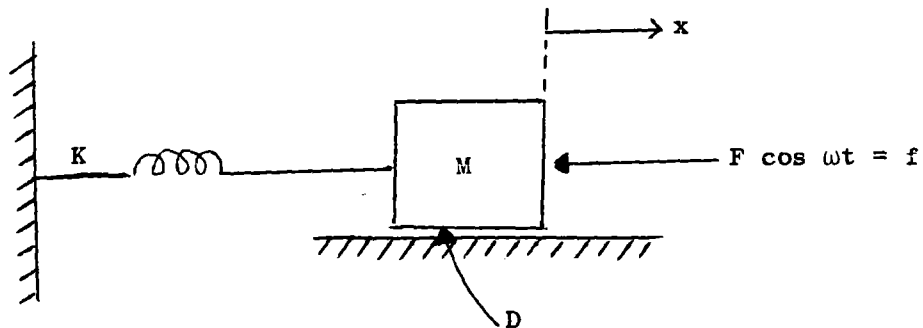
Hitungkan kelebaran denyut dan kitar kerja untuk litar ini.

(40/100)

- (c) Lakarkan suatu litar multipenggetar dwistabil yang mudah. Terangkan dengan ringkas (dengan berpandukan bentuk-bentuk gelombang yang bersesuaian) tindakan litar ini.

(20/100)

4. (a)



Rajah 7

Rajah 7 adalah suatu sistem fizik yang biasa. Anggapkan jisim M malar dan spring adalah linear ($x = K f$, di sini x adalah sesaran dan f adalah daya yang dikenakan) dan daya geseran D adalah bersepadan terus dengan halaju u . Sistem di atas boleh diperihalkan oleh persamaan:

...7/-

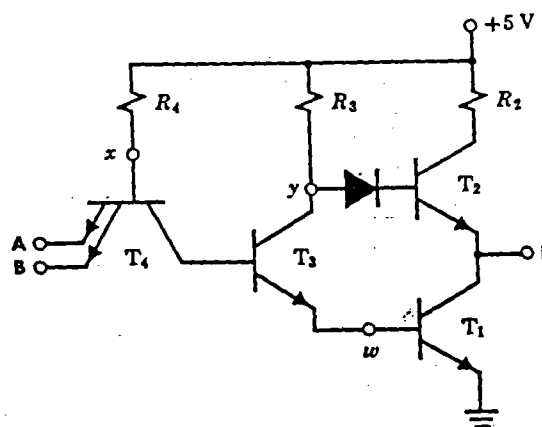
$$f = -M \frac{d^2x}{dt^2} - D \frac{dx}{dt} - \frac{1}{K} x$$

dan suatu set syarat-syarat awal. Diberi $M = 1 \text{ kg}$; $D = 0.2 \text{ Ns/m}$ dan $K = 2 \text{ m/N}$.

Rekabentuk suatu litar komputer analog dengan menggunakan hanya tiga amplifier beroperasi untuk menghasilkan penyelesaian terhadap sesaran dan halaju apabila suatu daya $f = F \cos \omega t \text{ N}$ dikenakan terhadap sistem.

(30/100)

- (b) (i) Lakarkan suatu litar get NAND logik transistor-transistor (TTL) yang taraf outputnya menggandungi susunan kutub totem (totem pole). Terangkan dengan merujuk kepada komponen-komponen transistornya, operasi litar ini.
- (ii) Transistor-transistor dalam rajah 8 mempunyai nilai ambang bagi $V_{BE} = 0.8 \text{ V}$ dan $V_{CE(\text{tepu})} = 0.2 \text{ V}$. Hitungkan voltan-voltan pada titik x, y dan F dan nyatakan keadaan (PASANG, PADAM) bagi T_1 jika :
- (I) V_A (voltan pada input A) = V_B (voltan pada input B) = 4 V
- (II) $V_A = 4 \text{ V}$ dan $V_B = 0.2 \text{ V}$.

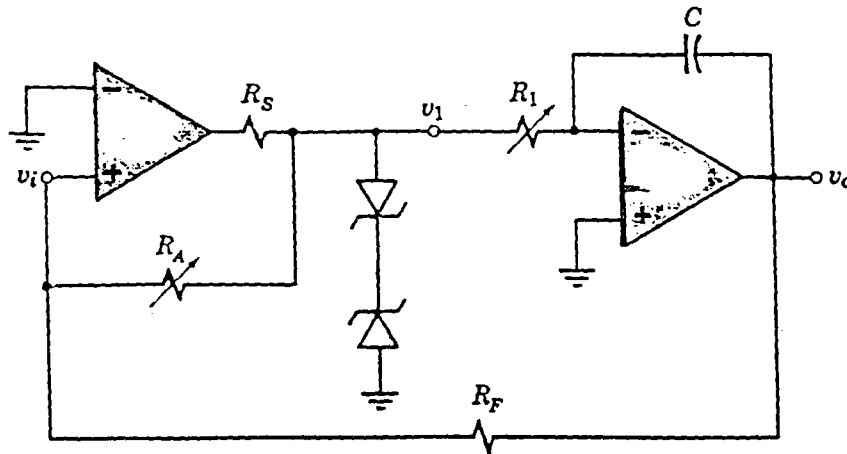


Rajah 8

(40/100)

...8/-

(c)



di beri:

V_z (untuk diod Zener) = 10 V

$R_s = 5 \text{ k}\Omega$

$R_A = R_F = 100 \text{ k}\Omega$

$C = 0.1 \text{ }\mu\text{F}$

$R_1 = 100 \text{ k}\Omega$

Rajah 9

Rajah 9 adalah suatu penjana gelombang yang spesifik. Anggapkan bahawa pada masa $t = 0$, $v_1 = V_z$ dan $v_o = 0 \text{ V}$. Bilakah masa t apabila v_1 bertukar tanda? Dapatkan amplitud dan frekuensi bagi gelombang spesifik yang terjana. Lakarkan bentuk gelombang yang terhasil pada titik v_1 dan v_o .

(30/100)

...9/-

TERJEMAHAN

Bahagian A: Answer both questions.

1. (a)

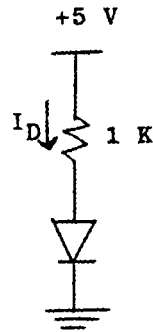


Figure 1

- (i) Find the current through the diode I_D given $V_D = 0.7$ V, for figure 1.
- (ii) From the diode formula derive the equation of the dynamic resistance r_d .
- (iii) Calculate r_d for the diode in figure 1.

(30/100)

...10/-

(b)

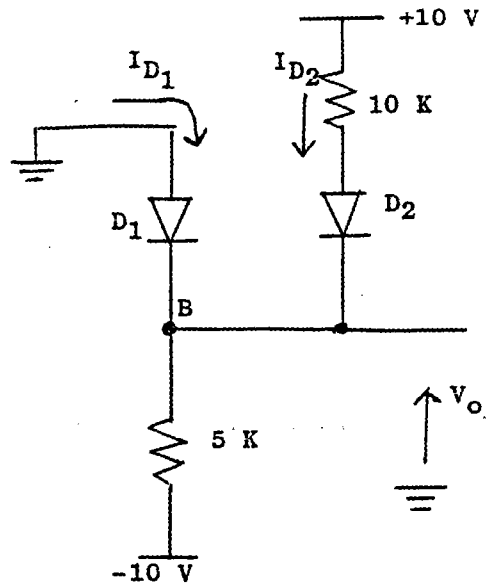


Figure 2

Assume the voltage drop across the diodes is $= 0.7 \text{ V}$ when conducting. Find the values of I and V in figure 2.

(20/100)

...11/-

(c)

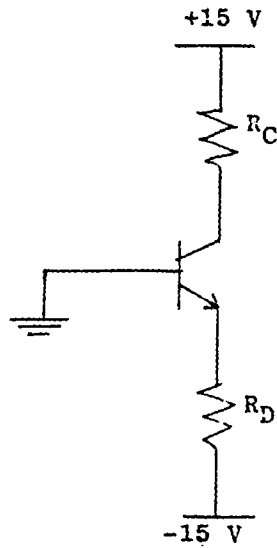


Figure 3

The transistor in the circuit of figure 3 has $\beta = 100$ and exhibits $V_B = 0.7$. Design the circuit so that a current of 2 mA flows through the collector and a voltage of +5 V appears at the collector.

(50/100)

2. (a)

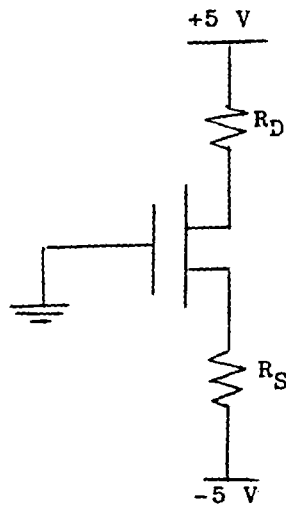


Figure 4

...12/-

Design the circuit shown above (Figure 4), so that the transistor operates at $I_D = 0.4 \text{ mA}$ and $V_D = +1 \text{ V}$. The NMOS transistor has $V_{TH} = 2 \text{ V}$, $K = 0.4 \text{ mA/V}^2$.

(40/100)

(b)

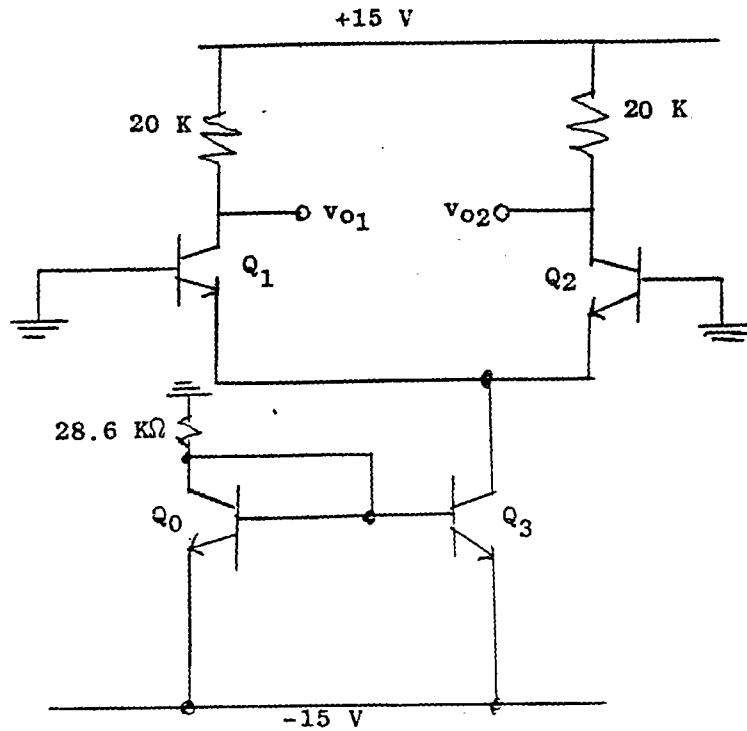


Figure 5

Perform an approximate DC analysis (assuming $\beta = 100$, $V_{BE} = 0.7 \text{ V}$).

- (i) Calculate the DC currents and voltages everywhere in the circuit shown in figure 5.
- (ii) Take the two inputs to Q_1 and Q_2 off ground and apply a signal V_d . Find $\frac{V_{o1}}{V_d}$ and $\frac{V_{o1} - V_{o2}}{V_d}$.

(60/100)